

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 9 月 9 日 (09.09.2005)

PCT

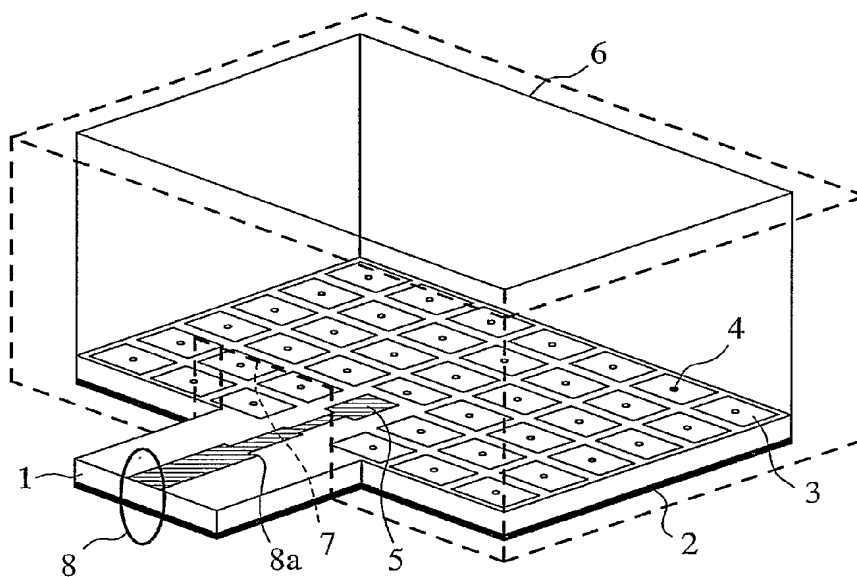
(10) 国際公開番号
WO 2005/083832 A1

- (51) 国際特許分類⁷: H01P 5/107 (72) 発明者; および
(75) 発明者/出願人 (米国についてののみ): 大野 新樹 (OHNO, Araki) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP). 大橋 英征 (OHHASHI, Hideyuki) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP). 田原 志浩 (TAHARA, Yukihiro) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP). 小玉 勝久 (KODAMA, Katsuhisa) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP).
- (21) 国際出願番号: PCT/JP2004/002379
- (22) 国際出願日: 2004 年 2 月 27 日 (27.02.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 Tokyo (JP).
- (74) 代理人: 田澤 博昭, 外 (TAZAWA, Hiroaki et al.); 〒1000013 東京都千代田区霞が関三丁目 7 番 1 号 大東ビル 7 階 Tokyo (JP).

[続葉有]

(54) Title: TRANSDUCER CIRCUIT

(54) 発明の名称: 変換回路



(57) Abstract: It comprises a waveguide (6) having a notched area (7) formed by notching part of its wall from the end, a dielectric substrate (1) formed with a portion extending from the notched area (7) of the waveguide (6) to a position located outside the waveguide, a plurality of polygonal conductor patterns (3) formed on the dielectric substrate (1) in regular array, a ground conductor (2) formed on the dielectric substrate (1), through-holes (4) each electrically connecting the ground conductor (2) to the respective conductor patterns (3), an open stub (5) formed on the dielectric substrate (1), and a conductor (8a) in a microwave transmission line (8) formed in a portion of the dielectric substrate (1) which extends outside the waveguide, and electrically connected to the open stub (5).

(57) 要約: 端部から管壁の一部を切り欠いた切り欠き部位 7 を有する導波管 6 と、導波管 6 の切り欠き部位 7 から導波管外に延在する部分を形成した

[続葉有]



WO 2005/083832 A1



(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

誘電体基板 1 と、誘電体基板 1 に規則的な配列で形成した複数の多角形の導体パターン 3 と、誘電体基板 1 に形成した地導体 2 と、この地導体 2 と各導体パターン 3 とを電気的に接続するスルーホール 4 と、誘電体基板 1 に形成したオープスタブ 5 と、誘電体基板 1 の導波管外に延在する部分に形成され、オープスタブ 5 と電気的に接続するマイクロ波伝送線路 8 の導体 8 a とを備える。

明 細 書

変換回路

技術分野

この発明は、マイクロ波やミリ波等の高周波伝送を導波管からこれに接続する誘電体基板上に形成されたマイクロ波伝送線路へ変換する変換回路に関するものである。

背景技術

導波管と誘電体基板上に形成されたマイクロ波伝送線路との変換回路として、例えば特開平6-140816号公報に示される変換回路がある。この変換回路では、導波管とマイクロストリップ線路との構成例が示されている。

上記文献における従来の装置では、導波管の側面の一部を除去した切り欠き部位からオープンスタブを形成した誘電体基板を挿入する。このとき、誘電体基板の下部と導波管の端面部との間に空洞部位ができるように上記誘電体基板を挿入することにより変換回路を構成している。

つまり、導波管からマイクロ波を入力すると、当該マイクロ波は、誘電体基板下部に構成される空洞部位の端面部で反射する。反射したマイクロ波の位相は、入力したマイクロ波の位相に対して180度の位相差を有する。このため、両マイクロ波は、空洞端面部から導波管管軸方向に約4分の1波長離れた地点で同位相となって干渉により強め合うことになる。

そこで、オープンスタブを形成した誘電体基板を、空洞端面部から導波管管軸方向に約4分の1波長離れた位置に挿入する。

これにより、導波管の切り欠き部位を介して、上記誘電体基板において導波管内のオープンスタブ側から伝送したマイクロ波が、このオープンスタブと接続する導波管外部に露出した導体線路部へ伝送する。

従って、オープンスタブに接続する導波管外部の導体線路部がマイクロ波伝送線路として機能し、結果的に導波管から誘電体基板のマイクロ波伝送線路に入力波の伝送路が変換される。

なお、実際には誘電体基板を挿入したことで入射波と反射波とが同位相となる位置は上述の長さから異なるものになるが、これらが同位相となる位置を適宜設定することにより変換回路として動作する。

従来の変換回路では、上記切り欠き部位分より導波管内に突出した誘電体基板下部に空洞部位が構成され、構造的に厚みが増加するという課題があった。

また、多層の誘電体基板を用いた場合では、導波管の内部に挿入される部分には如何なる配線もすることができないという課題もあった。

さらに、誘電体基板にスルーホールを形成し、上記誘電体基板を導波管の切り欠き部位分で上下から挟み込んで変換回路を構成する場合、上下の導波管の内壁位置がずれると、変換回路自体の特性を劣化させるという課題もあった。

この発明は上記のような課題を解決するためになされたもので、誘電体基板の下部に余計な空間を構成することなく薄型化を図ることができる変換回路を得ることを目的とする。また、多層の誘電体基板を用いた場合には当該誘電体基板の下層に高周波線路、電源や制御信号の信号線路を配線できる変換回路を得ることを目的とする。

この発明に係る変換回路は、端部から管壁の一部を切り欠いた切り欠き部位を有する導波管と、導波管の切り欠き部位から導波管外に延在する部分が形成され、導波管の端部に接続する誘電体基板と、誘電体基板の導波管内に向いた面に規則的な配列で形成した複数の多角形の導体パターン部と、誘電体基板の他の面に形成した地導体と、この地導体と各導体パターン部とを電氣的に接続する電氣的接続部と、誘電体基板における導体パターン部と同一面に形成したオープンスタブと、誘電体基板の導波管外に延在する部分に形成され、オープンスタブと電氣的に接続するマイクロ波伝送線路の導体線路部とを備えるものである。

この構成を有することにより、誘電体基板の下部に余計な空間を構成することなく薄型化を図ることができるという効果がある。

図面の簡単な説明

第1図は、この発明の実施の形態1による変換回路の構成を示す図、第2図は、第1図中の変換回路による磁気壁面の動作を説明するための図である。第3図は、第2図中の誘電体基板の最上面における反射位相特性を示すグラフである。第4図は、第1図中の規則的に配列した導体パターン3を有する変換回路の反射特性を示すグラフである。第5図は、この発明の実施の形態2による変換回路の構成を示す図である。第6図は、この発明の実施の形態3による変換回路の構成を示す図である。第7図は、この発明の実施の形態4による変換回路の構成を示す図である。第8図は、この発明の実施の形態5による変換回路の構成を示す図である。第9図は、この発明の実施の形態6による変換回路の構成を示す図である。第10図は、この発明の実施の形態7による変換回路に用いる導体パターンの形状及びその配列例を示す図である。第11図は、この発明の実施の形態8による変換回路に用いる導体パターン19の形

状及びその配列を示す図である。第 1 2 図は、この発明の実施の形態 9 による変換回路に用いる導体パターンの形状及びその配列を示す図である。第 1 3 図は、この発明の実施の形態 1 0 による変換回路に用いられる導体パターンの形状及びその配列を示す図である。第 1 4 図は、この発明の実施の形態 1 1 による変換回路の導体パターンの形状及びその配列を示す図である。

発明を実施するための最良の形態

以下、この発明をより詳細に説明するために、この発明を実施するための最良の形態について、添付の図面に従ってこれを説明する。

実施の形態 1 .

第 1 図は、この発明の実施の形態 1 による変換回路の構成を示す図である。図において、誘電体基板 1 は、2 つの導体層から構成される。地導体 2 は、誘電体基板 1 の第 1 層目の導体層である。誘電体基板 1 の第 2 層目の導体層面には、複数の多角形の導体パターン 3 を規則的に配列する。この実施の形態では、正方形パターンである。

誘電体基板 1 の第 1 層目の導体層である地導体 2 と第 2 層目の導体層である多角形導体パターン 3 とは、スルーホール（電氣的接続部）4 によって電氣的に接続される。オープNSTAB 5 は、誘電体基板 1 における複数の多角形の導体パターン 3 を配置した導体層と同一面に形成され、二段階に幅の異なる矩形形状を有している。

なお、導体パターン 3 の配置間隔は、オープNSTAB 5 を形成する誘電体基板 1 上の面で所望の周波数の入射波の位相と地導体 2 からの反射波の位相とが同位相になるように、その形状及び寸法、誘電体基板 1 の基板厚、スルーホール 4 の直径などから決定される。

導波管 6 は、誘電体基板 1 を端面とし、当該端面に垂直な方向に沿っ

て延びた管からなり、マイクロ波伝送線路 8 を管外部に突出させるための切り欠き部位 7 が側面部に形成されている。誘電体基板 1 は、導波管 6 の端面に相当する部分と、切り欠き部位 7 から導波管 6 外へ延在する部分とを一体形成して構成される。

誘電体基板 1 の導体層に形成したオープンスタブ 5 は、導波管 6 の切り欠き部位 7 を介して、誘電体基板 1 の延在部分に形成したマイクロ波伝送線路 8 の導体 8 a と接続される。この導体 8 a は、二段階に幅の異なる矩形形状を有している。

また、地導体 2 は、誘電体基板 1 の延在部分を含む第 1 層全面に形成されている。マイクロ波伝送線路 8 は、誘電体基板 1 の第 2 層の導体層面に形成した導体 8 a と誘電体基板 1 の下面である第 1 層に形成した地導体 2 により構成され、マイクロストリップ線路とも言われる。

次に、上記変換回路において導波管 6 からマイクロ波を入力した場合の動作について説明する。

導波管 6 から入力されたマイクロ波は、誘電体基板 1 に形成した地導体 2 及び規則的に配列した複数の導体パターン 3 により反射される。

誘電体基板 1 平面上に規則的に配列した導体パターン 3 及びこれとスルーホール 4 を介して電氣的に接続する地導体 2 は、特定の周波数で入射波と反射波の位相を同相にする磁気壁面として作用する。

ここでは、所望の周波数のマイクロ波が、誘電体基板 1 上に形成したオープンスタブ 5 の上面でその入射波及び反射波の位相が同相となるように、導体パターン 3 の大きさ、隣接する導体パターン 3 との間隔及びスルーホール 4 の直径を適宜設定しておく。

この構成により、導波管 6 の切り欠き部位 7 を介して、マイクロ波の伝送路が、導波管 6 から誘電体基板 1 上のマイクロ波伝送線路 8 へ変換される。

次に上記動作について具体的な事例を挙げて説明する。

ここで、設計中心周波数 f_0 における波長を λ_0 として、誘電体基板 1 に形成した導体パターン 3 の正方形の一辺を約 $0.17\lambda_0$ 、スルーホール 4 の直径を約 $0.02\lambda_0$ 、正方形の導体パターン 3 の間隔を約 $0.01\lambda_0$ とする。

誘電体基板 1 としては、その材料に比誘電率が 3.39 の基板を用いる。また、上記正方形の導体パターン 3 と地導体 2 との間隔である誘電体基板 1 の厚みは、約 $0.34\lambda_0$ に設定した。

第 2 図は、第 1 図中の変換回路による磁気壁面の動作を説明するための図であり、誘電体基板 1 の導波管 6 からの突出部分や導波管 6 の切り欠き部位 7 を設けずマイクロ波伝送線路 8 を有しない。また、第 3 図は、第 2 図中の誘電体基板 1 の最上面における反射位相特性を示すグラフである。

第 3 図における入射波の周波数に対する反射位相の関係を示す曲線 9 で示されるように、本実施の形態では、規則的に配列した導体パターン 3 をスルーホール 4 を介して地導体 2 に電氣的に接続する。これにより、設計中心周波数 f_0 において反射位相が 0 度近傍となって磁気壁面として動作する。

なお、規則的に配列した複数の導体パターン 3 は、導波管 6 の内壁寸法で切り取られた形状となっており、誘電体基板 1 の端部まで配列されている。

第 4 図は、第 1 図中の規則的に配列した導体パターン 3 を有する変換回路の反射特性を示すグラフである。導体パターン 3 を有する変換回路では、第 4 図における入射波の周波数に対する反射係数の関係を示す曲線 10 で示すように、設計中心周波数 f_0 で反射係数が最も低くなっている。これは、導波管 6 から入力したマイクロ波の伝送路が、誘電体基

板 1 上のマイクロ波伝送線路 8 に変換され、伝送されていることを示している。

以上のように、この実施の形態 1 によれば、端部から管壁の一部分を切り欠いた切り欠き部位 7 を有する導波管 6 と、導波管 6 の切り欠き部位 7 から導波管外に延在する部分を形成した誘電体基板 1 と、誘電体基板 1 に規則的な配列で形成した複数の多角形の導体パターン 3 と、誘電体基板 1 に形成した地導体 2 と、この地導体 2 と各導体パターン 3 とを電氣的に接続するスルーホール 4 と、誘電体基板 1 に形成したオープンスタブ 5 と、誘電体基板 1 の導波管外に延在する部分に形成され、オープンスタブ 5 と電氣的に接続するマイクロ波伝送線路 8 の導体 8 a とを備えるので、誘電体基板 1 の下部と導波管 6 の端面部との間に空洞部位を構成することなく、導波管 6 を伝播するマイクロ波を誘電体基板 1 上に形成したマイクロ波伝送線路 8 へ変換し、伝送することができる。

また、上記実施の形態 1 では、オープンスタブ 5、及び多層の誘電体基板 1 上に形成したマイクロ波伝送線路 8 の導体 8 a について、それぞれ二段階に幅の異なる矩形形状の導体線路を用いているが、いずれか一方又は双方が均一な幅であっても構わない。

なお、複数幅の導体でオープンスタブ 5 及びマイクロ波伝送線路 8 を形成することにより、これらの幅を調整することで周波数及び周波数帯域幅を調整することが可能となる。

また、誘電体基板 1 に n 層 (n は 3 以上) の導体層を有する誘電体多層基板を適用し、任意の 2 つの導体層を上述の如き構成とすることにより変換回路を構成することが可能であることは云うまでもない。

例えば、誘電体基板 1 の各導体層間にマイクロ波回路や電源信号用及び制御信号用等の回路基板を挿入してもよい。また、地導体 2 の下部にマイクロ波用や電源信号用及び制御信号用等の回路基板を追加して設け

ても、上述したものと同様な効果を奏することができる。

実施の形態 2 .

上記実施の形態 1 では、誘電体基板 1 の 2 つの導体層を用いて変換回路を構成する例を示した。本実施の形態 2 は、3 つ以上の導体層からなる誘電体基板を用いて任意の 2 つの導体層で変換回路を構成する。この構成により、誘電体基板の層構成の自由度を向上させることができる。

第 5 図は、この発明の実施の形態 2 による変換回路の構成を示す図である。この実施の形態 2 では、誘電体基板 1 として 3 層の導体層を有する多層基板を用い、第 1 導体層に地導体 2 を形成し、オープンプラグ 5 や導体パターン 3 を最上層である第 3 導体層に設ける。

誘電体基板 1 における第 1 導体層と第 3 導体層との間の第 2 導体層には、導波管 6 から突出する誘電体基板 1 の延在部分のみに第 2 地導体 11 を設ける。また、第 2 地導体 11 は、複数のスルーホール 12 によって地導体 2 と電氣的に接続される。

本実施の形態 2 では、誘電体基板 1 の第 3 導電体層の導体層面に形成した導体 8a と、スルーホール 12 を介して第 1 導電体層の地導体 2 に電氣的に接続した第 2 地導体 11 とにより、マイクロ波伝送線路 8 が構成される。

なお、本実施の形態 2 では、地導体 2 を誘電体基板 1 の第 1 導体層全面ではなく、切り欠き部位 7 を含む導波管 6 内部に存在する部分のみに地導体 2 を形成する。つまり、誘電体基板 1 の導波管 6 外部に突出する部分に対応する第 1 導電体層には、地導体 2 を形成しない。その他の構成は、第 1 図に示す構成と同様である。

次に動作について説明する。

導波管 6 から入力されたマイクロ波は、誘電体基板 1 に形成した地導

体 2 及び規則的に配列した複数の導体パターン 3 により反射される。

誘電体基板 1 の最上層面上に規則的に配列した導体パターン 3 及びこれとスルーホール 4 を介して電氣的に接続する地導体 2 は、特定の周波数で入射波と反射波の位相を同相にする磁気壁面として作用する。

ここでは、所望の周波数のマイクロ波が、誘電体基板 1 上に形成したオープスタブ 5 の上面でその入射波及び反射波の位相が同相となるように導体パターン 3 の大きさ、隣接する導体パターン 3 との間隔及びスルーホール 4 の直径を適宜設定しておく。

この構成により、導波管 6 の切り欠き部位 7 を介して、マイクロ波の伝送路が、導波管 6 から誘電体基板 1 上のマイクロ波伝送線路 8 へ変換される。

以上のように、この実施の形態 2 によれば、多層の誘電体基板 1 のいずれかの導体層を用いてマイクロ波伝送線路 8 を形成すればよく、マイクロ波伝送線路 8 に対する誘電体基板 1 の厚みを自由に設定することができる。これにより、製造に最適な導体幅を有するマイクロ波伝送線路 8 を形成することができる。

また、上記実施の形態 2 においても、オープスタブ 5 及び誘電体基板 1 上に形成したマイクロ波伝送線路 8 の導体 8 a として複数段階に幅の異なる矩形形状の導体を用いているが、いずれか一方又は双方が均一な導体幅であっても構わない。

なお、複数幅の導体でオープスタブ 5 及びマイクロ波伝送線路 8 を形成することにより、これらの幅を調整することで周波数及び周波数帯域幅を調整することができる。

また、誘電体基板 1 に n 層 (n は 4 以上) の導体層を有する多層基板を適用し、任意の 3 つの導体層導体層を上述の如き構成にすることにより変換回路を構成することが可能であることは言うまでもない。

実施の形態 3 .

上記実施の形態 2 では、誘電体基板 1 の延在部分の最上層面に形成した導体 8 a、誘電体基板 1 の第 1 導体層に形成した地導体 2 及び第 2 地導体 1 1 によりマイクロ波伝送線路 8 を構成する例を示した。

本実施の形態 3 は、誘電体基板 1 に形成した導体 8 a とオープンスタブ 5 の上に新たな誘電体基板を積層する。そして、誘電体基板 1 に形成した導体 8 a を基準面にして、新たに積層した誘電体基板の最上層における、誘電体基板 1 の地導体 2 と対称になる位置に、新たな第 3 地導体 1 3 を設ける。この地導体 1 3 と地導体 2 とを複数のスルーホール 1 1 で電氣的に接続することでマイクロ波伝送線路 8 を構成する。

第 6 図は、この発明の実施の形態 3 による変換回路の構成を示す図である。本実施の形態 3 では、マイクロ波伝送線路 8 として、導体 8 a を形成した導体層面を基準面として上下に対称に設けた地導体 1 3 と地導体 2 とによりトリプレート線路と言われる伝送線路が構成される。

前述の変換回路と同様にオープンスタブ 5 を形成する導体層において、反射位相が 0 度となるように導体パターン 3 の大きさ、隣接する導体パターン 3 との間隔及びスルーホール 4 の直径を適宜設定しておく。

この構成により、導波管 6 の切り欠き部位 7 を介して、マイクロ波の伝送路が、導波管 6 からトリプレート線路であるマイクロ波伝送線路 8 へ変換される。

以上のように、この実施の形態 3 によれば、マイクロ波伝送線路 8 の上部空間への放射や空間を介した他のマイクロ波デバイスとの結合を抑圧することが可能となる。また、上記実施の形態による構成と同様に導波管 6 の端面に誘電体基板 1 を設けられるので、その下部に不要な空間を構成することなく、薄型化を図ることができる。

なお、上記実施の形態 3 では、全ての地導体 2、13 をスルーホール 12 で接続する例を示したが、スルーホール 12 の代わりに、例えばネジ等のような導電性の金属結合機器（電氣的接続部）を用いても同様の効果が得られる。

また、上記実施の形態 3 では、オープNSTAB 5 上に誘電体基板を積層する構成としたが、オープNSTAB 5 上には誘電体基板を設けない構成であってもよい。さらに、本実施の形態による構成の上下に誘電体基板を追加した構成であっても構わない。

実施の形態 4 .

第 7 図は、この発明の実施の形態 4 による変換回路の構成を示す図である。本実施の形態 4 では、誘電体基板 1 の第 2 導体層上に形成した導体 8a と同一面に、導体 8a を対称線として両側に所定の間隔だけ離れた位置に異なる 2 つの地導体 14a, 14b を設ける。

これにより、マイクロ波伝送線路 8 として、導体 8a 及び地導体 14a, 14b からなるコプレナ線路と言われる伝送線路が構成される。

なお、第 1 図と同一構成要素には同一符号を付して重複する説明を省略する。

次に動作について説明する。

導波管 6 から入力したマイクロ波は、誘電体基板 1 に形成した地導体 2 及び規則的に配列した複数の導体パターン 3 により反射される。

誘電体基板 1 の最上層面上に規則的に配列した導体パターン 3 及びこれとスルーホール 4 を介して電氣的に接続する地導体 2 は、特定の周波数で入射波と反射波の位相を同相にする磁気壁面として作用する。

ここでは、所望の周波数のマイクロ波が、誘電体基板 1 上に形成したオープNSTAB 5 の上面でその入射波及び反射波の位相が同相となるよ

うに導体パターン 3 の大きさ、隣接する導体パターン 3 との間隔及びスルーホール 4 の直径を適宜設定しておく。

この構成により、導波管 6 の切り欠き部位 7 を介して、マイクロ波の伝送路が、導波管 6 からコプレナ線路であるマイクロ波伝送線路 8 へ変換される。

以上のように、この実施の形態 4 によれば、マイクロ波部品、例えば抵抗や集積回路等を実装する際に必要となる、これらの回路と地導体とを接続する配線を設ける導体層面をマイクロ波伝送線路 8 の導体 8 a と同一面にすることができる。これにより、上記地導体に対する配線を容易に行うことができる。

また、上記実施の形態 4 では、マイクロ波伝送線路 8 をコプレナ線路として構成するので、上記実施の形態 2 及び上記実施の形態 3 で必要であった、誘電体基板 1 の最下層面（裏面）に形成した地導体 2 と、その最上層面（表面）に形成した地導体 1 4 a, 1 4 b とを電氣的に接続するスルーホールが不要である。これにより、誘電体基板 1 内の配線自由度をさらに向上させることができる。

実施の形態 5 .

第 8 図は、この発明の実施の形態 5 による変換回路の構成を示す図である。本実施の形態では、誘電体基板 1 の導波管 6 外部に延在する部分の上下両面にマイクロ波伝送線路 8 として機能する導体 8 a, 8 b を形成する。

この導体 8 a と同一面に、導体 8 a を対称線として誘電体基板 1 の両側に所定の間隔だけ離れた位置に異なる 2 つの地導体 1 5 a, 1 5 b を設ける。また、導体 8 b と同一面に、導体 8 b を対称線として誘電体基板 1 の両側に所定の間隔だけ離れた位置に異なる 2 つの地導体 1 5 c,

15dを設ける。

導体8a, 8bは、スルーホール12を介して電氣的に接続されており、地導体15aと地導体15c及び地導体15bと地導体15dについてもスルーホール12を介して各々電氣的に接続する。

また、導体8a, 8bに対応する誘電体基板1に垂直な方向の部分に一定の空隙を形成した導電性外導体16a, 16bを、誘電体基板1の地導体15a～15dを形成した領域を「接続しろ」としてそれぞれ接続する。

これにより、マイクロ波伝送線路8として、導体8a, 8b及び地導体15a～15dによるサスペンデッド線路と言われる伝送線路が構成される。なお、第1図と同一構成要素には同一符号を付して重複する説明を省略する。

次に動作について説明する。

導波管6から入力されたマイクロ波は、誘電体基板1に形成した地導体2及び規則的に配列した複数の導体パターン3により反射される。

誘電体基板1の最上層面上に規則的に配列した導体パターン3及びこれとスルーホール4を介して電氣的に接続する地導体2は、特定の周波数で入射波と反射波の位相を同相にする磁気壁面として作用する。

ここでは、所望の周波数のマイクロ波が、誘電体基板1上に形成したオープンスタブ5の上面でその入射波及び反射波の位相が同相となるように導体パターン3の大きさ、隣接する導体パターン3との間隔及びスルーホール4の直径を適宜設定しておく。

この構成により、導波管6の切り欠き部位7を介してマイクロ波の伝送路が、導波管6からサスペンデッド線路であるマイクロ波伝送線路8へ変換される。

以上のように、この実施の形態5によれば、低損失なマイクロ波伝送

線路であるサスペンデッド線路に変換することが可能となり、距離の長いマイクロ伝送や高い周波数帯に使用する場合において導波管よりも小型な低損失伝送線路に変換することができる。

実施の形態 6 .

上記実施の形態 1 ～ 5 では、導波管 6 の内壁で切り取られる領域に収まるように、地導体 2、導体パターン 3 及びオープスタブ 5 などを配置する構成を示した。

この実施の形態 6 は、誘電体基板 1 の最上層面に導波管 6 を接続してなる変換回路を示す。

第 9 図は、この発明の実施の形態 6 による変換回路の構成を示す図である。誘電体基板 1 の最上層面に導波管 6 を接続するための接続しろ（導波管 6 の肉厚に相当する部分）には、導体 17 を形成する。導体（誘電体基板の周縁部に設けた導体パターン部）17 は、複数のスルーホール 18 を介して、誘電体基板 1 の第 1 導体層に形成した地導体 2 と電気的に接続する。これらスルーホール 18 の直径及び配置間隔は、全てが同一でなく、少なくとも 1 つ以上が異なる直径及び配置間隔であってもよい。

このように誘電体基板 1 の上面で導波管 6 を接続することで、誘電体基板 1 の側面部と導波管 6 の内壁部との間に微小な隙間が発生することを防ぐことができる。なお、第 1 図と同一構成要素には同一符号を付して重複する説明を省略する。

次に動作について説明する。

導波管 6 から入力されたマイクロ波は、誘電体基板 1 に形成した地導体 2 及び規則的に配列した複数の導体パターン 3 により反射される。

誘電体基板 1 の最上層面上に規則的に配列した導体パターン 3 及びこ

れとスルーホール 4 を介して電氣的に接続する地導体 2 は、特定の周波数で入射波と反射波の位相を同相にする磁気壁面として作用する。

ここでは、所望の周波数のマイクロ波が、誘電体基板 1 上に形成したオープスタブ 5 の上面でその入射波及び反射波の位相が同相となるように導体パターン 3 の大きさ、隣接する導体パターン 3 との間隔及びスルーホール 4 の直径を適宜設定しておく。

また、導体 17 において、導波管 6 の内壁から複数のスルーホール 18 を配置する位置までの距離（スルーホール 18 の横断面と導波管の内壁との距離）を適宜選択することで、スルーホール 18 で構成される導波管 6 のインピーダンスを変更することができる。これにより、本実施の形態による変換回路の周波数特性を所望の値とするように設定することも可能となる。

以上のような構成で、導波管 6 の切り欠き部位 7 を介してマイクロ波の伝送路が、導波管 6 から誘電体基板 1 上のマイクロ波伝送線路 8 へ変換される。

また、導波管 6 の内壁に対するスルーホール 18 の配置関係としては、例えばスルーホール 18 の横断面が導波管 6 の内壁面に外接する位置に配置する。このように構成すると、誘電体基板 1 に形成した導波管 6 を有する変換回路と、導波管 6 内に誘電体基板 1 を配置して構成した変換回路との変換特性をほぼ同一にすることができる。これにより、上記と同様な効果を得ることができる。

この他の配置関係として、スルーホール 18 の横断面が導波管の内壁面から周波数特性が所望の値となるように設計した距離だけ離れた位置に配置する。このように構成することで、誘電体基板 1 上に形成した導体パターン 3 のエッチング精度と、導波管 6 の加工精度などにより設計公差を緩和させることができる。

なお、上記配置関係において、誘電体基板 1 と導波管 6 との接続部分において配置位置にズレが発生した場合、スルーホール 18 を配置する位置までの距離を上記配置位置ずれに対応した値に設定してもよい。

また、隣接するスルーホール 18 については、互いに等間隔となるように配置してもよい。これにより、誘電体基板 1 内に形成された導波管 6 で電磁界の乱れが発生するのを抑えることができる。

以上のように、この実施の形態 6 によれば、複数のスルーホール 18 により機能的に導波管 6 が形成され、導波管 6 の内壁で切り取られる領域に収まるように誘電体基板 1 上の構成を配置した場合と同様に動作させることができる。

なお、上記実施の形態で、断面形状が長方形の管から構成した導波管 6 を採用した場合、導波管 6 の長方形断面で相対する 2 辺に対応する導体 17 に設けたスルーホール 18 と、これらと直角を成す 2 辺に対応する導体 17 に設けたスルーホール 18 との間で、これらの横断面と導波管 6 の内壁からの距離が異なるように配置してもよい。

このように構成することで、導波管断面で直角をなす 2 辺間で、誘電体基板 1 上に形成したオープンスタブ 5 と導波管 6 との位置関係に応じた特性劣化への影響度を異ならせることができる。これにより、特性劣化に鈍感な方向への位置ずれ公差を緩和させれば、本発明の変換回路の工作性を向上させることができる。

また、複数個のスルーホール 18 に代わり、例えばネジ等のような導電性の金属結合機器を用いても同様の効果が得られる。

さらに、上記実施の形態 6 では、マイクロ波伝送線路 8 として、マイクロストリップ線路を用いる例を示したが、上記実施の形態 3 で示したトリプレート線路、上記実施の形態 4 で示したコプレナ線路、又は、上記実施の形態 5 で示したサスペンデット線路であっても良い。

上述した各種の伝送線路を適用した場合であっても、誘電体基板 1 における導波管 6 との「接続しろ」となる部分には導体 17 を形成し、スルーホール 18 などによって導体 17 と地導体 2 とを電氣的に接続することになる。

実施の形態 7.

上記実施の形態 1 ～ 6 では、誘電体基板 1 の最上層面に形成する導体パターンの形状を正方形とする例を示した。

この実施の形態 7 は、上記実施の形態と基本的に同一な構成であるが、導体パターンの形状を三角形とした点で異なる。

第 10 図は、この発明の実施の形態 7 による変換回路に用いる導体パターンの形状及びその配列例を示す図である。図示の例では、正三角形に構成した導体パターン 19 を誘電体基板 1 の最上層の導体層面に形成する。これら導体パターン 19 は、スルーホール 4 によって誘電体基板 1 の地導体 2 と電氣的に接続される。

配列は、隣接する導体パターン 19 との間隔が最も小さくなるように交互に頂点側と底辺側が逆になるように並べる。

このように、導体パターン 19 として三角形の導体パターンを採用することで、隣接する導体パターン 19 との間隔が最も小さい配列を容易に構成することができる。なお、上述した説明では、正三角形を用いる例を示したが、他の三角形でも同様な効果が得られる。

実施の形態 8.

この実施の形態 8 は、上記実施の形態 1 ～ 6 と基本的に同一な構成であるが、導体パターンの形状を正六角形とした点で異なる。

第 11 図は、この発明の実施の形態 8 による変換回路に用いる導体パ

ターン 19 の形状及びその配列を示す図である。本実施の形態では、正六角形に構成した導体パターン 20 を誘電体基板 1 の最上層の導体層面に形成する。これら導体パターン 20 は、スルーホール 4 によって誘電体基板 1 の地導体 2 と電氣的に接続される。配列は、隣接する導体パターン 20 との間隔が最も小さくなるように、隣り合う導体パターン 20 で互いにその六角形の辺が対向するように並べる。

なお、正六角形は、同一形状で配置する場合の最も円に近い形状であるため、断面方向性の差異が最も少ないという特徴を有する。これにより、導波管 6 として断面円形の導波管を適用した場合、簡単な形状で、且つ導体パターン 20 を均等に導波管内で配列することができる。

このように、導体パターン 20 として正六角形状の導体パターンを採用することで、断面円形の導波管を適用した場合においても隣接する導体パターン 20 との間隔が最も小さい配列を容易に構成することができる。

実施の形態 9 .

この実施の形態 9 は、上記実施の形態 1 ～ 6 と基本的に同一な構成であるが、誘電体基板 1 上に形成する導体パターンの形状を菱形形状とした点で異なる。

第 12 図は、この発明の実施の形態 9 による変換回路に用いる導体パターンの形状及びその配列を示す図である。図に示すように、本実施の形態では、導体パターン 21 を菱形形状とし、その菱形の対角線長辺の端点を中心として 120 度ずつ回転させた位置に導体パターン 21 をそれぞれ配置する。

これにより、3つの菱形の導体パターンが上記対角線長辺の端点で接続した配列を 1つのユニットとする、図示のようなパターン配列を形成

する。

また、これら導体パターン 21 は、スルーホール 4 によって誘電体基板 1 の地導体 2 と電氣的に接続される。ここで、図に示すように、上記対角線長辺の端点にスルーホール 4 を設けてもよい。

このように、導体パターン 21 として菱形形状の導体パターンを採用することで、隣接する導体パターンとの並列配置部分が多くなり、菱形寸法及びスルーホール 4 の直径等を適宜変化させることによる特性調整の自由度を向上させることができる。

実施の形態 10.

この実施の形態 10 は、上記実施の形態 1～6 と基本的に同一な構成であるが、誘電体基板 1 上に形成する導体パターンを正三角形と正六角形との二種類の形状で構成した点で異なる。

第 13 図は、この発明の実施の形態 10 による変換回路に用いられる導体パターンの形状及びその配列を示す図である。本実施の形態では、正三角形に構成した導体パターン 22 及び正六角形に構成した導体パターン 23 を誘電体基板 1 の最上層の導体層面に形成する。

正六角形に構成した導体パターン 23 は、上記実施の形態 8 とは異なって、隣り合う導体パターン 23 で互いにその六角形の頂点が対向するように並べる。正三角形に構成した導体パターン 22 は、前述のように配置した導体パターン 23 間の空隙を埋めるように、各導体パターン 23 の六角形の辺に沿うように配置する。

これら導体パターン 22, 23 は、スルーホール 4 によって誘電体基板 1 の地導体 2 と電氣的に接続される。

このように構成することで、誘電体基板 1 上の導体パターンの配列として少なくとも 2 つ以上の周期性を持たせることができ、周波数特性の

調整の自由度を向上させることができる。

実施の形態 1 1 .

この実施の形態 1 1 は、上記実施の形態 1 ～ 6 と基本的に同一な構成であるが、誘電体基板 1 上に形成する導体パターンを正八角形と正四角形との二種類の形状で構成した点で異なる。

第 1 4 図は、この発明の実施の形態 1 1 による変換回路の導体パターンの形状及びその配列を示す図である。本実施の形態では、正四角形に構成した導体パターン 2 4 及び正八角形に構成した導体パターン 2 5 を誘電体基板 1 の最上層の導体層面に形成する。

正八角形に構成した導体パターン 2 5 は、隣り合う導体パターン 2 5 で互いにその八角形の辺が対向するように並べる。正四角形に構成した導体パターン 2 4 は、前述のように配置した導体パターン 2 5 間の空隙を埋めるように、各導体パターン 2 5 の八角形の辺に沿うように配置する。

これら導体パターン 2 4 , 2 5 は、スルーホール 4 によって誘電体基板 1 の地導体 2 と電氣的に接続される。

このように構成することで、誘電体基板 1 上の導体パターンの配列として少なくとも 2 つ以上の周期性を持たせることができ、周波数特性の調整の自由度を向上させることができる。

産業上の利用可能性

以上のように、この発明に係る変換回路は、端部から管壁の一部分を切り欠いた切り欠き部位 7 を有する導波管 6 と、導波管 6 の切り欠き部位 7 から導波管外に延在する部分を形成した誘電体基板 1 と、誘電体基板 1 に規則的な配列で形成した複数の多角形の導体パターン 3 と、誘電

体基板 1 に形成した地導体 2 と、この地導体 2 と各導体パターン 3 とを電氣的に接続するスルーホール 4 と、誘電体基板 1 に形成したオープンスタブ 5 と、誘電体基板 1 の導波管外に延在する部分に形成され、オープンスタブ 5 と電氣的に接続するマイクロ波伝送線路 8 の導体 8 a とを備えるので、薄型、高密度、低損失であり、移動体における通信やレーダ用としても適用可能である。

請 求 の 範 囲

1. マイクロ波の伝送路を導波管及びマイクロ波伝送線路のいずれかに変換する変換回路において、

端部から管壁の一部分を切り欠いた切り欠き部位を有する導波管と、
上記導波管の切り欠き部位から導波管外に延在する部分が形成され、
上記導波管の端部に接続する誘電体基板と、

上記誘電体基板の上記導波管内に向いた面に規則的な配列で形成した複数の多角形の導体パターン部と、

上記誘電体基板の他の面に形成した地導体と、

上記地導体と上記各導体パターン部とを電氣的に接続する電氣的接続部と、

上記誘電体基板における導体パターン部と同一面に形成したオープンスタブと、

上記誘電体基板の導波管外に延在する部分に形成され、上記オープンスタブと電氣的に接続するマイクロ波伝送線路の導体線路部と

を備えたことを特徴とする変換回路。

2. 誘電体基板が、地導体及び導体パターン部を形成する面以外に回路形成が可能な誘電体多層基板からなることを特徴とする請求の範囲第1項記載の変換回路。

3. 誘電体基板における、地導体を形成した面及び導体パターン部を形成した面の間であって導波管外に延在する部分に形成した地導体と、上記両地導体間を電氣的に接続する電氣的接続部とを備えたことを特徴とする請求の範囲第1項記載の変換回路。

4. 誘電体基板の導体パターン部を形成した面上に設けた誘電体基板と、この誘電体基板上であり且つ導波管外から延在する部分の導体線路部に接する面に対向する面に形成した地導体と、この地導体を含む値導体間を電氣的に接続する電氣的接続部とを備えたことを特徴とする請求の範囲第1項記載の変換回路。

5. 誘電体基板の導体線路部と、その同一面に当該導体線路部に沿ってその両側に形成した地導体とからなるコプレナ線路でマイクロ波伝送線路を構成したことを特徴とする請求の範囲第1項記載の変換回路。

6. 誘電体基板の導波管外に延在する部分における導体線路部の形成面に対向する面に形成したマイクロ波伝送線路の導体線路部と、これら両面に形成した各導体線路部との間で間隙を有するように凹部が形成され、上記誘電体基板の延在部分において上記導体線路部の形成面をそれぞれ挟み込むように設けた2つの金属導体部と、これら金属導体部を電氣的に接続する電氣的接続部とを備えたことを特徴とする請求の範囲第1項記載の変換回路。

7. オープンスタブは、複数の段階で幅が異なる形状の導体パターンからなることを特徴とする請求の範囲第1項記載の変換回路。

8. マイクロ波伝送線路の導体線路部は、複数の段階で幅が異なる形状の導体パターンからなることを特徴とする請求の範囲第1項記載の変換回路。

9. 誘電体基板の導体パターン部の形成面に導波管の端面を接続し、

上記導波管との接続しろに対応する上記誘電体基板の周縁部に設けた導体パターン部と、この導体パターン部と地導体とを電氣的に接続する電氣的接続部とを備えたことを特徴とする請求の範囲第1項記載の変換回路。

10. 誘電体基板の周縁部に設けた導体パターン部と地導体とを電氣的に接続する電氣的接続部を、スルーホールで構成すると共にその横断面が導波管の内壁面に外接する位置に配置したことを特徴とする請求の範囲第9項記載の変換回路。

11. 誘電体基板の周縁部に設けた導体パターン部と地導体とを電氣的に接続する電氣的接続部を、スルーホールで構成すると共にその横断面が導波管の内壁面から離れた位置に配置したことを特徴とする請求の範囲第9項記載の変換回路。

12. 導波管を断面形状が長方形の管から構成し、

誘電体基板の周縁部に設けた導体パターン部と地導体とを電氣的に接続する電氣的接続部を、スルーホールで構成すると共に上記導波管の長方形断面で相対する2辺に対応する上記周縁部に設けたスルーホールと、これらと直角を成す2辺に対応する上記周縁部に設けたスルーホールとの間で、これらの横断面と上記導波管の内壁からの距離が異なるように配置したことを特徴とする請求の範囲第9項記載の変換回路。

13. 誘電体基板の周縁部に設けた導体パターン部と地導体とを電氣的に接続する電氣的接続部を、スルーホールで構成すると共に、隣接する

スルーホールが互いに等間隔となるように配置したことを特徴とする請求の範囲第 9 項記載の変換回路。

14. 導体パターン部は、正三角形の導体パターンからなることを特徴とする請求の範囲第 1 項記載の変換回路。

15. 導体パターン部は、四角形の導体パターンからなることを特徴とする請求の範囲第 1 項記載の変換回路。

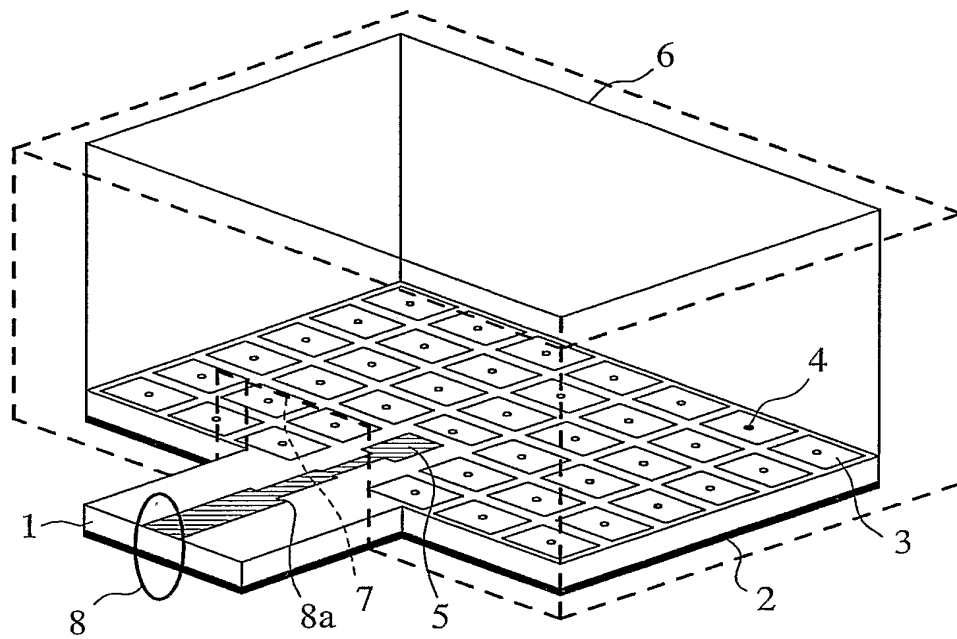
16. 導体パターン部は、正六角形の導体パターンからなることを特徴とする請求の範囲第 1 項記載の変換回路。

17. 導体パターン部は、2 つ以上の異なる形状の導体パターンからなることを特徴とする請求の範囲第 1 項記載の変換回路。

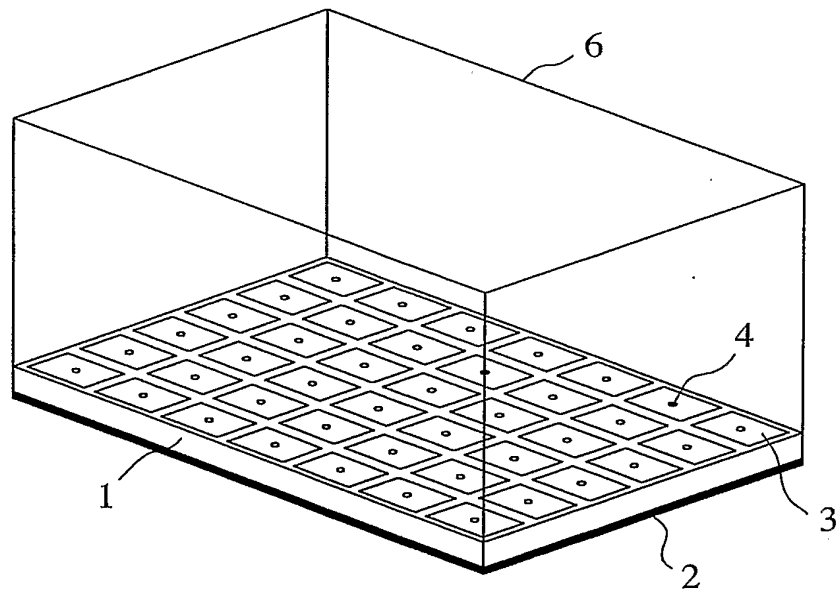
18. 導体パターン部は、正三角形と正六角形の導体パターンからなることを特徴とする請求の範囲第 17 項記載の変換回路。

19. 導体パターン部は、四角形と八角形の導体パターンからなることを特徴とする請求の範囲第 17 項記載の変換回路。

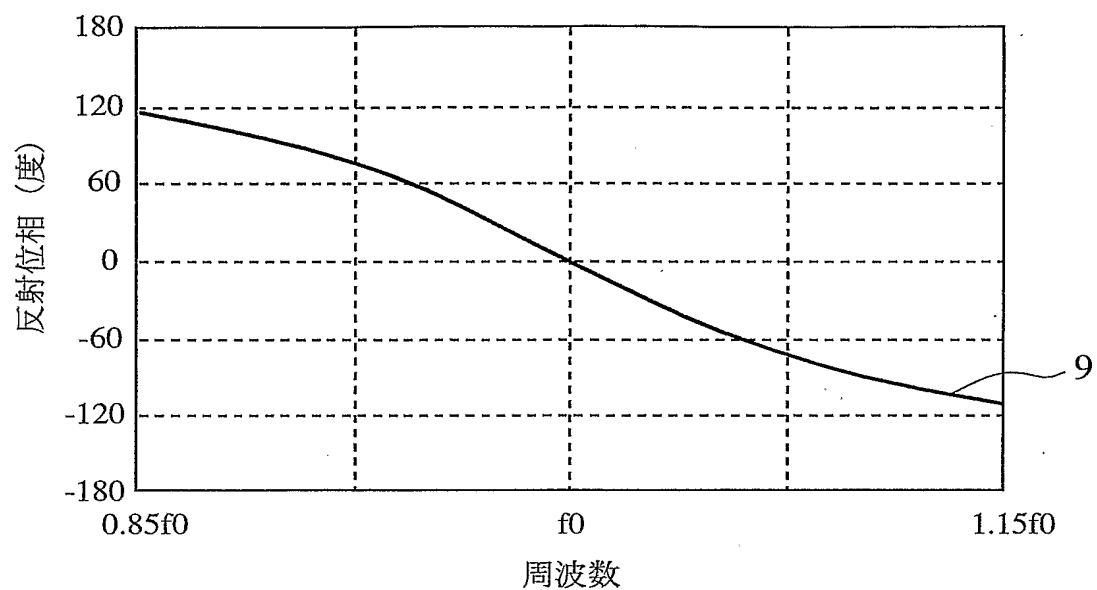
第1図



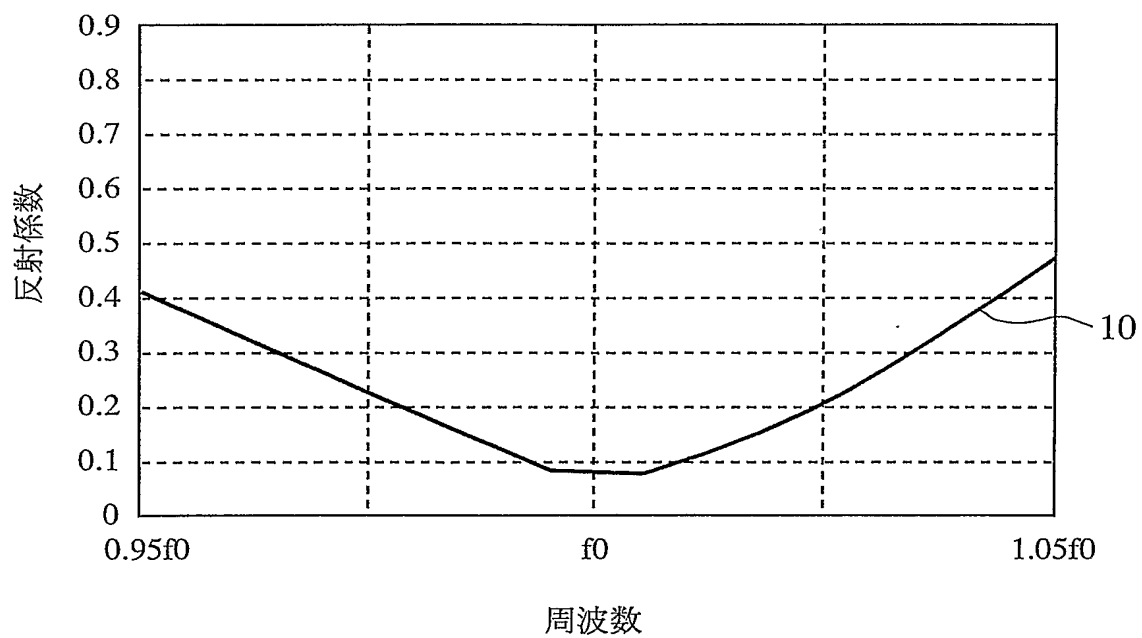
第2図



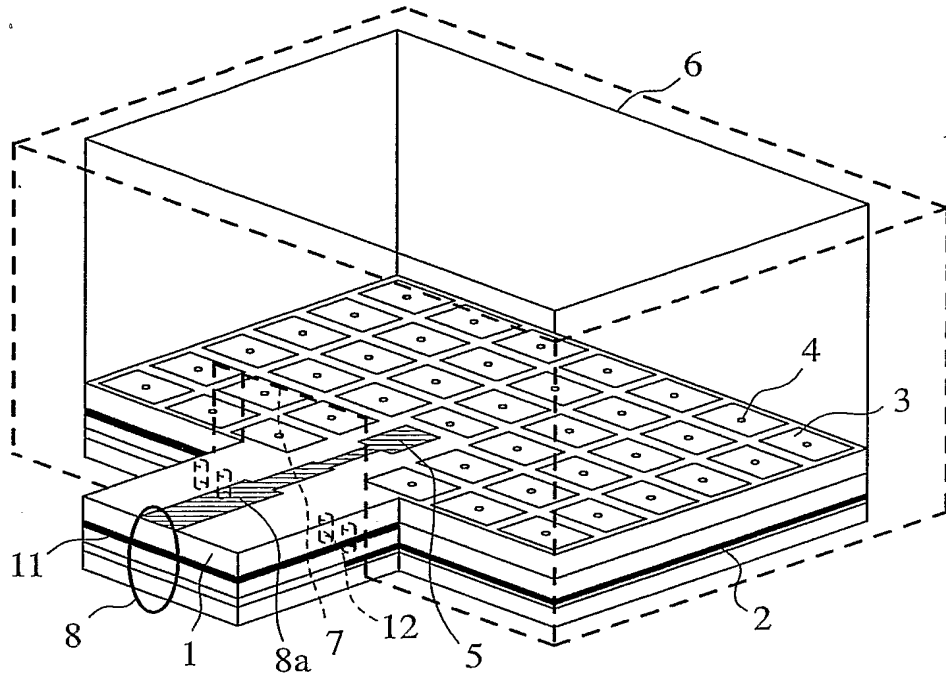
第3図



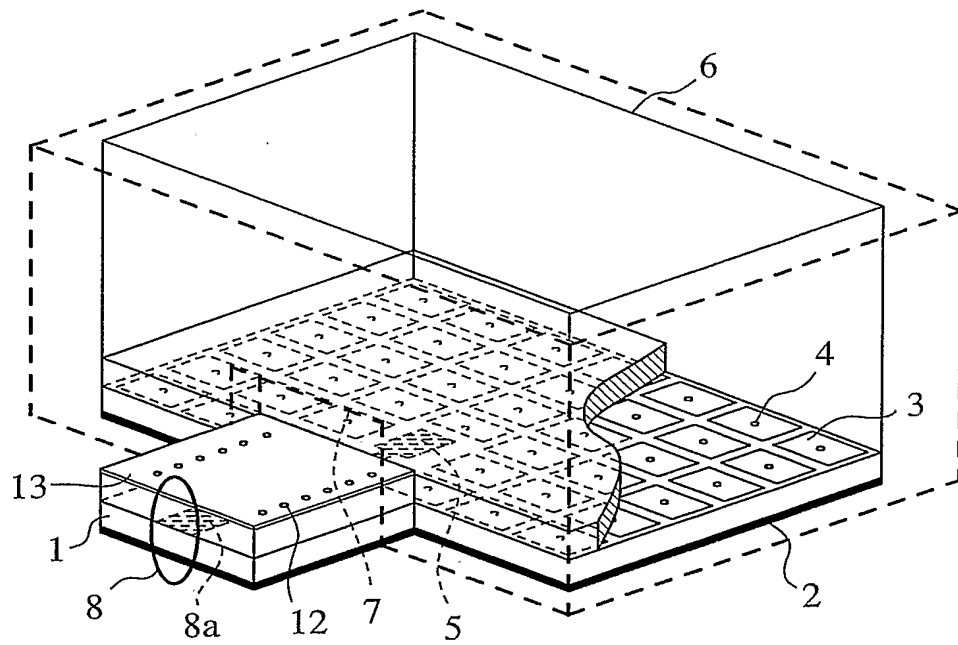
第4図



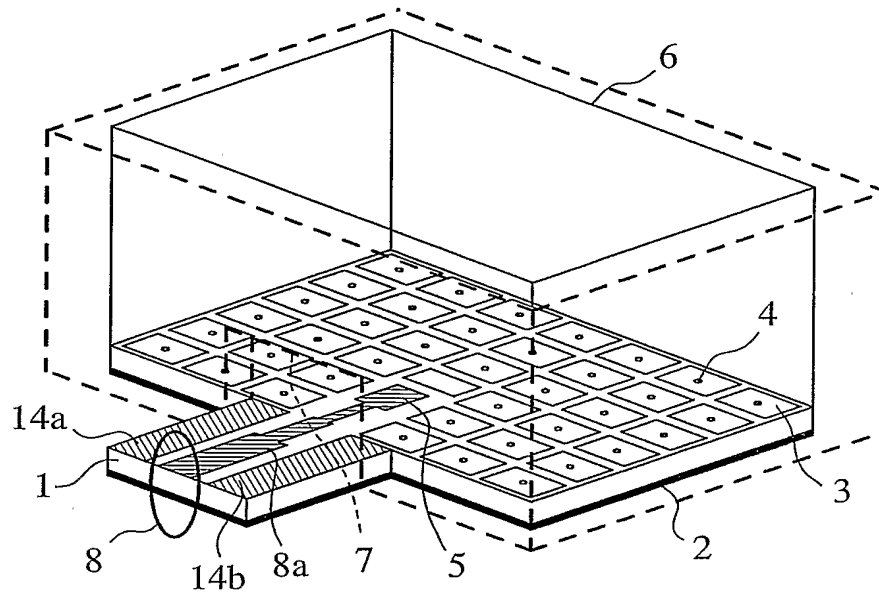
第5図



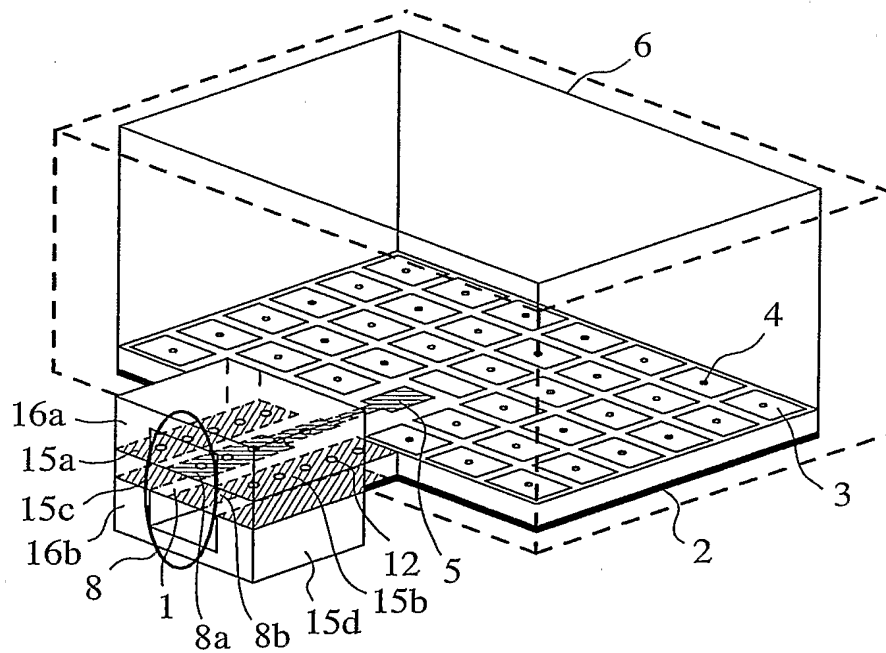
第6図



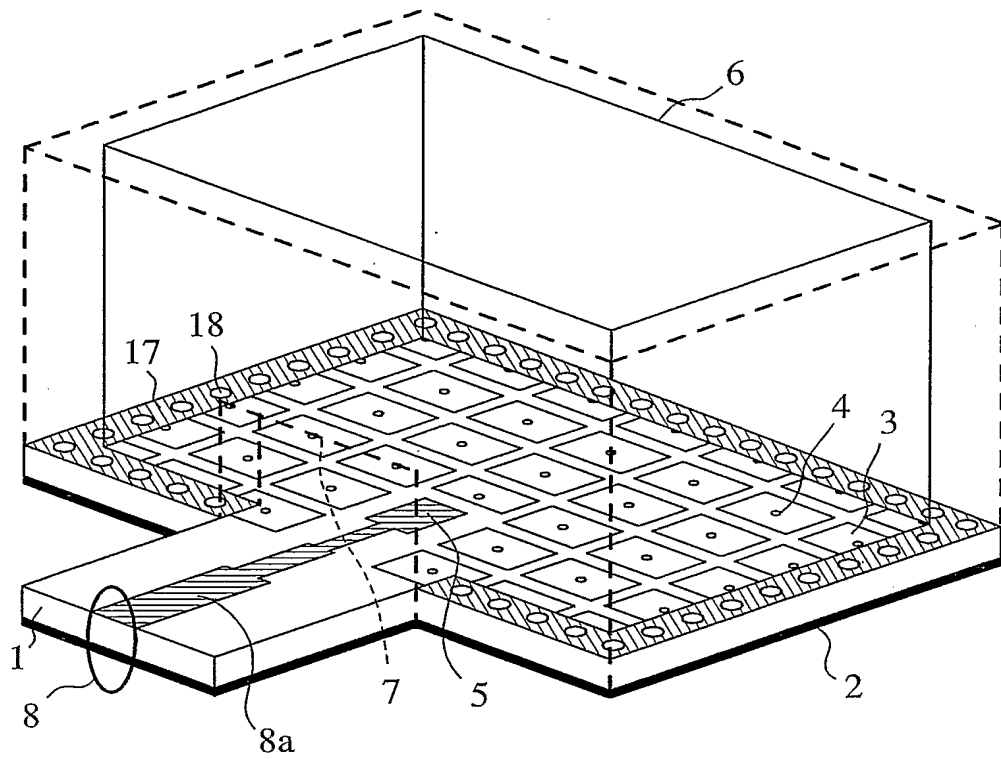
第7図



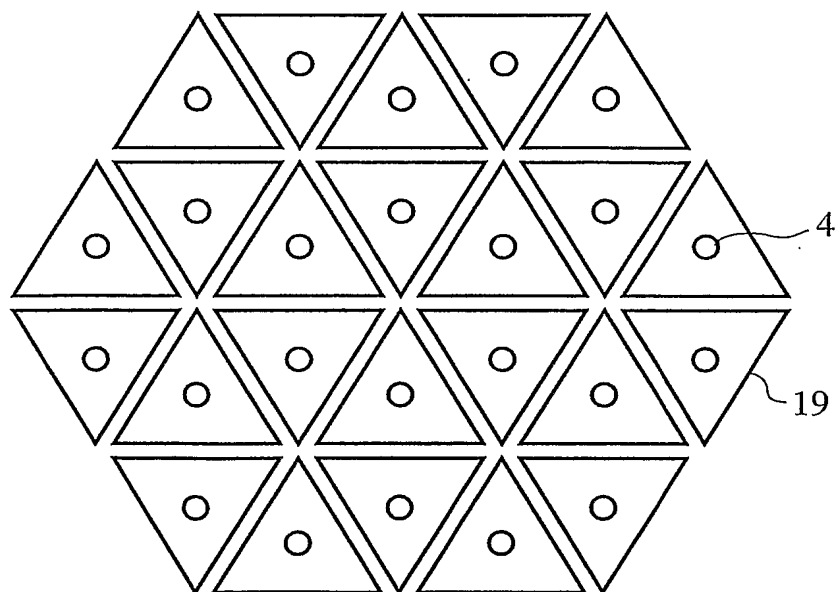
第8図



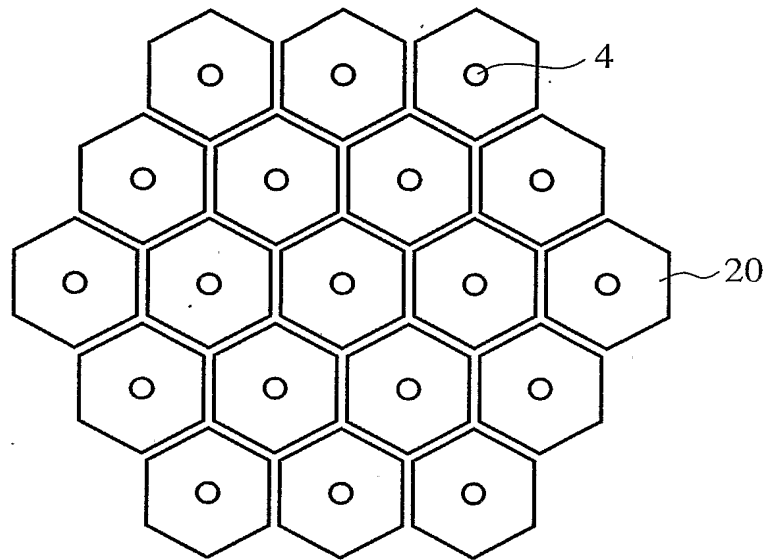
第9図



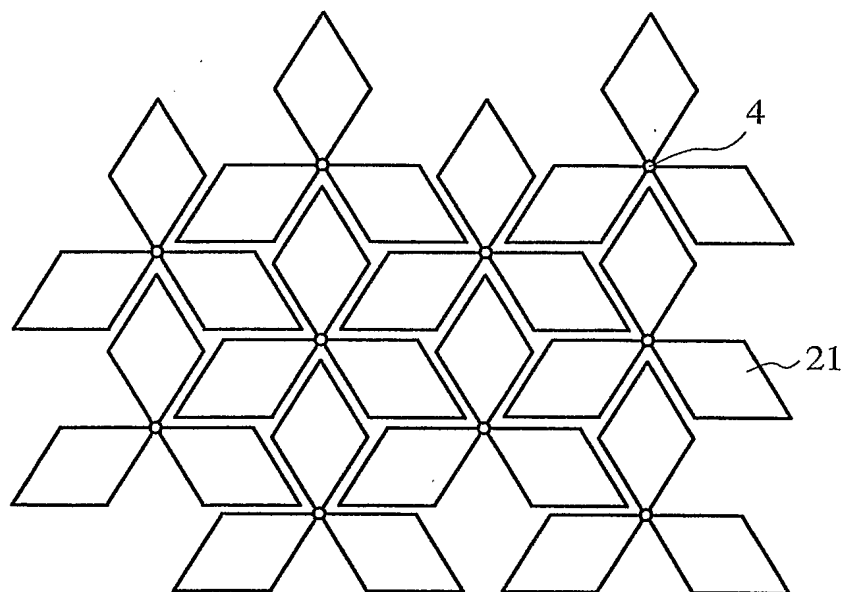
第10図



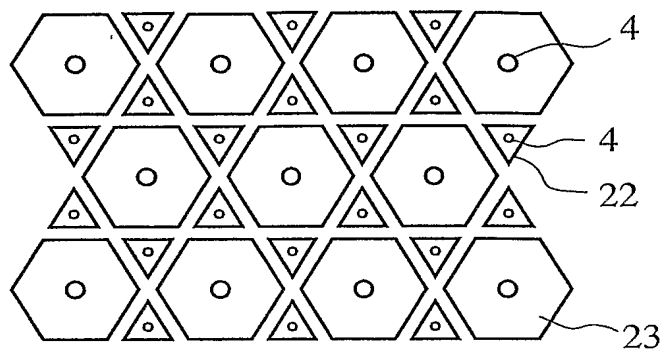
第11図



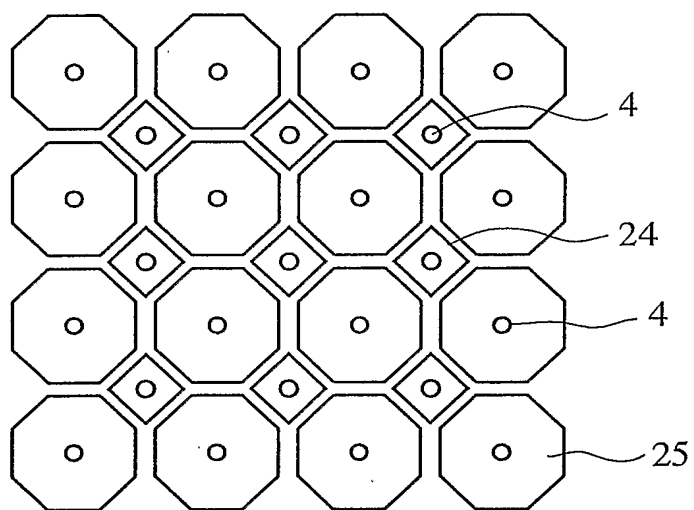
第12図



第13図



第14図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/002379

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01P5/107

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01P5/107

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6060959 A (NEC CORP.), 09 May, 2000 (09.05.00), Full text; Figs. 1 to 11 & JP 11-41010 A Full text; Figs. 1 to 5	1-19
A	JP 3464117 B2 (Kyocera Corp.), 22 August, 2003 (22.08.03), Par. No. [0023]; Fig. 6 (Family: none)	1-19
A	JP 2003-332811 A (Matsushita Electric Industrial Co., Ltd.), 21 November, 2003 (21.11.03), Par. Nos. [0042] to [0047]; Figs. 4, 5 (Family: none)	1-19



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

23 April, 2004 (23.04.04)

Date of mailing of the international search report

18 May, 2004 (18.05.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/002379

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 8-139504 A (NEC Corp.), 31 May, 1996 (31.05.96), Full text; Figs. 1 to 4 (Family: none)	1-19
A	EP 1304762 A2 (FUJITSU COMPOUND SEMICONDUCTOR, INC.), 23 April, 2003 (23.04.03), Full text; Figs. 1 to 7 & JP 2003-163513 A Full text; Figs. 1 to 7 & US 2003/076188 A1	1-19
A	EP 893842 A2 (Kyocera Corp.), 27 January, 1999 (27.01.99), Page 9, lines 7 to 9 & JP 11-239017 A Par. No. [0029] & US 6064350 A1	1-19
A	JP 2638985 B2 (NEC Corp.), 25 April, 1997 (25.04.97), Full text; Figs. 1 to 9 (Family: none)	1-19
A	JP 3208607 B2 (Fujitsu Ltd.), 13 July, 2001 (13.07.01), Full text; Figs. 1 to 3 (Family: none)	1-19
A	JP 2002-208806 A (Mitsubishi Electric Corp.), 26 July, 2002 (26.07.02), Full text; Figs. 1 to 19 (Family: none)	1-19
A	JP 11-103176 A (Mitsubishi Electric Corp.), 13 April, 1999 (13.04.99), Full text; Figs. 1 to 19 (Family: none)	2
A	EP 253128 A1 (Sony Corp.), 20 January, 1988 (20.01.88), Full text; Figs. 1 to 14 & JP 7-36485 B2 Full text; Figs. 1 to 5 & US 4827276 A1	6

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01P5/107

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01P5/107

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2004年
 日本国登録実用新案公報 1994-2004年
 日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	US 6060959 A (NEC Corporation) 2000.05.09、全文、第1-11図 & JP 11-41010 A、全文、第1-5図	1-19
A	JP 3464117 B2 (京セラ株式会社) 2003.08.22、段落【0023】、第6図 (ファミリーなし)	1-19
A	JP 2003-332811 A (松下電器産業株式会社) 2003.11.21、段落【0042】-【0047】、第4、5図 (ファミリーなし)	1-19

☒ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

23.04.2004

国際調査報告の発送日

18.5.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

新川 圭二

5T

3245

電話番号 03-3581-1101 内線 3526

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 8-139504 A (日本電気株式会社) 1996. 05. 31、全文、第1-4図 (ファミリーなし)	1-19
A	EP 1304762 A2 (FUJITSU COMPOUND SEMICONDUCTOR, INC.) 2003. 04. 23、全文、第1-7図 & JP 2003-163513 A、全文、第1-7図 & US 2003/076188 A1	1-19
A	EP 893842 A2 (Kyocera Corporation) 1999. 01. 27、第9頁第7-9行 & JP 11-239017 A、段落【0029】 & US 6064350 A1	1-19
A	JP 2638985 B2 (日本電気株式会社) 1997. 04. 25、全文、第1-9図 (ファミリーなし)	1-19
A	JP 3208607 B2 (富士通株式会社) 2001. 07. 13、全文、第1-3図 (ファミリーなし)	1-19
A	JP 2002-208806 A (三菱電機株式会社) 2002. 07. 26、全文、第1-19図 (ファミリーなし)	1-19
A	JP 11-103176 A (三菱電機株式会社) 1999. 04. 13、全文、第1-19図 (ファミリーなし)	2
A	EP 253128 A1 (Sony Corporation) 1988. 01. 20、全文、第1-14図 & JP 7-36485 B2、全文、第1-5図 & US 4827276 A1	6